

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-051317

(43)Date of publication of application : 20.02.1996

(51)Int.Cl.

H03F 1/02

H03G 5/16

(21)Application number : 06-184733

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 05.08.1994

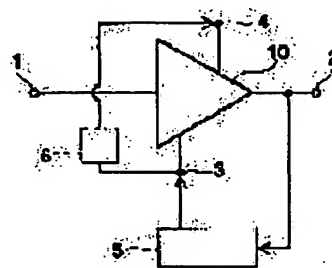
(72)Inventor : SEKI HIROAKI
MIYAZAKI YUKIO

(54) HIGH FREQUENCY AMPLIFIER CIRCUIT

(57)Abstract:

PURPOSE: To improve efficiency of an amplifier at the time of controlling an output signal in a portable telephone set, etc.

CONSTITUTION: In the circuit constituted so that the output signal of an amplifier 10 is monitored and the desired output is obtained by an APC circuit 5, the impressing power voltage controlled by the APC circuit 5 is converted by using a voltage converter circuit 6 and impressed to gate voltage 4, thereby gate voltage can be controlled at the same time as power voltage. Then, the high frequency amplifier circuit satisfactory in amplification efficiency even at the time of controlling voltage can be obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-51317

(43) 公開日 平成8年(1996)2月20日

(51) Int.Cl.⁶

H 0 3 F 1/02

H 0 3 G 5/16

識別記号

庁内整理番号

8943-5 J

F I

技術表示箇所

D

Z

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号

特願平6-184733

(22) 出願日

平成6年(1994)8月5日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 関 博昭

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

(72) 発明者 宮崎 行雄

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

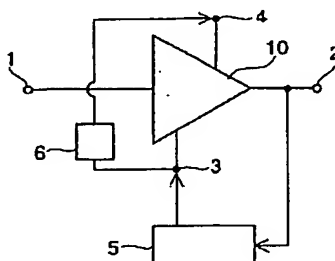
(74) 代理人 弁理士 早瀬 憲一

(54) 【発明の名称】 高周波増幅器回路

(57) 【要約】

【目的】 携帯電話等に使用される高周波増幅器回路において、増幅器の出力信号制御時の効率の向上を図ることを目的とする。

【構成】 増幅器の出力信号をモニタし A P C 回路によって所望の出力を得るような構成の回路において、A P C 回路により制御された印加電源電圧を、電圧変換回路を用いて変換し、これをゲート電圧に印加することにより、電源電圧と同時にゲート電圧も制御可能となり、電圧制御時にも増幅効率のよい高周波増幅器回路を得ることができる。



- 1: 入力端子
- 2: 出力端子
- 3: 電源電圧印加端子
- 4: ゲート電圧印加端子
- 5: 自動出力電力制御回路
- 6: 電圧変換回路

【特許請求の範囲】

【請求項 1】 入力信号を増幅し、その増幅した信号を出力信号として出力する増幅器と、
該増幅器の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する自動出力電力制御回路と、
上記制御された電源電圧を、該制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧に変換する電圧変換回路とを備えたことを特徴とする高周波増幅器回路。

【請求項 2】 請求項 1 記載の高周波増幅器回路において、
上記電圧変換回路として、上記電源電圧を、上記増幅器への相異なる 2 種のゲート電圧にそれぞれ変換する 2 個の電圧変換回路を備え、
該 2 つの電圧変換回路を切り換えるスイッチ回路を備えたことを特徴とする高周波増幅器回路。

【請求項 3】 請求項 1 記載の高周波増幅器回路において、
上記増幅器は、前段と後段とを備えた多段式の増幅器であり、
上記電圧変換回路は、上記増幅器の前段、後段の各々にその変換出力を上記増幅器のゲートに印加するものであることを特徴とする高周波増幅器回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は高周波増幅器回路に関し、特に高効率増幅器の出力制御時の増幅効率を向上することのできる高周波増幅器回路に関するものである。

【0002】

【従来の技術】 図 4 は従来の高周波増幅器回路の高効率増幅器と、その周辺回路を示すブロック図である。図において、1 は入力信号が入力される入力端子、10 は該入力端子 1 への入力信号を増幅し、その増幅した信号を出力する高効率増幅器、2 は該高効率増幅器 10 の出力信号が出力される出力端子、3 は上記高効率増幅器 10 に電源電圧を印加するための電源電圧印加端子、4 は上記高効率増幅器 10 にゲート電圧を印加するゲート電圧印加端子である。また、5 は上記高効率増幅器 10 の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する自動出力電力制御回路 (Automatic Power Control Circuit, APC 回路) である。

【0003】 次に動作について説明する。通常、高効率増幅器は携帯電話などにおいて使用され、入力端子 1 に入力信号が入力されると、高効率増幅器 10 によりこれを所定の増幅度で増幅し、その増幅された信号が出力端子 2 より出力される。このとき、電源電圧印加端子 3 とゲート電圧印加端子 4 には、それぞれ所要の電圧が印加されている。

【0004】 また、出力端子 2 の信号レベルは、常に APC 回路 5 によりモニタされ、上記高効率増幅器 10 の電源電圧印加端子 3 への印加電圧としてフィードバックされている。ここで印加される電源電圧、ゲート電圧、出力レベル、および効率、を表 1 に示す。

【0005】

【表 1】

	通常時	→	出力制御時
P0 (dBm)	31	→	16
電源電圧 (V)	5.8	→	2.3
ゲート電圧 (V)	-3.0	→	-3.0
効 率 (%)	60	→	16

【0006】 ここで、出力端子 2 より 31 dBm の出力信号を得るために必要な、電源電圧印加端子 3 への印加電圧は 5.8 V 程度となる。これに対して、出力信号が 16 dBm で良い場合、即ち携帯電話と中継局との距離が近い場合、には、APC 回路 5 で上記高効率増幅器 10 の出力レベルをモニタし、電源電圧印加端子 3 への印加電圧を 2.3 V 程度に引き下げる。この時、ゲート電圧印加端子 4 の印加電圧は一定 (-3.0 V) である。なお、このときの効率は 16 パーセントである。

【0007】

【発明が解決しようとする課題】 従来の高周波増幅器回路は以上のように構成されており、出力信号レベルを小さく制御する際に、電源電圧のみをコントロールしており、高効率増幅器のゲートに印加されるゲート電圧は制御されず同じ電圧が印加されたままであるので、高効率増幅器の効率が悪くなる、という問題があった。

【0008】 この発明は上記のような問題点を解消するためになされたもので、出力信号レベルを小さく制御した際にも、良い効率を得ることのできる高周波増幅器回路を得ることを目的とする。

【0009】

【課題を解決するための手段】 本発明にかかる高周波増幅器回路は、入力信号を増幅し、その増幅した信号を出力信号として出力する増幅器と、該増幅器の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する自動出力電力制御回路と、上記制御された電源電圧を、該制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧に変換する電圧変換回路とを備えてなるものである。

【0010】 またこの発明は、上記高周波増幅器回路において、上記電圧変換回路として、上記電源電圧を、上記増幅器への相異なる 2 種のゲート電圧にそれぞれ変換

する 2 個の電圧変換回路を備え、該 2 つの電圧変換回路を切り換えるスイッチ回路を備えてなるものである。

【0011】またこの発明は、上記高周波増幅器回路において、上記増幅器は、前段と後段とを備えた多段式の増幅器であり、上記電圧変換回路は、上記増幅器の前段、後段の各々にその変換出力を上記増幅器のゲートに印加するものである。

【0012】

【作用】本発明にかかる高周波増幅器回路においては、入力信号を増幅し、その増幅した信号を出力信号として出力する増幅器と、該増幅器の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する自動出力電力制御回路と、上記制御された電源電圧を、該制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧に変換する電圧変換回路とを備えてなるから、電源電圧制御時にゲート電圧も制御することができる。

【0013】またこの発明は、上記高周波増幅器回路において、上記電圧変換回路として、上記電源電圧を、上記増幅器への相異なる 2 種のゲート電圧にそれぞれ変換する 2 個の電圧変換回路を備え、該 2 つの電圧変換回路を切り換えるスイッチ回路を備えてなるから、電源電圧制御時にゲート電圧も制御でき、かつ増幅器の動作を選択することができる。

【0014】またこの発明は、上記高周波増幅器回路において、上記増幅器は、前段と後段とを備えた多段式の増幅器であり、上記電圧変換回路は、上記増幅器の前段、後段の各々にその変換出力を上記増幅器のゲートに印加するものであるから、電源電圧制御時に上記増幅器各段のゲート電圧も制御することができる。

【0015】

【実施例】

実施例 1. 図 1 はこの発明の第 1 の実施例による高周波増幅器回路を示す。図 1 において、1 は入力端子、10 は入力端子 1 への入力信号を増幅し、その増幅した信号

を出力する高効率増幅器、2 は該高効率増幅器 10 の出力端子、3 は上記高効率増幅器 10 に電源電圧を印加するための電源電圧印加端子、4 は上記高効率増幅器 10 にゲート電圧を印加するゲート電圧印加端子である。また、5 は上記高効率増幅器 10 の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する APC 回路であり、該 APC 回路 5 は出力端子 2 と電源電圧印加端子 3 の間に接続されている。また、6 は上記制御された電源電圧を、該制御された電源電圧に応じて、上記高効率増幅器 10 のゲートに印加すべきゲート電圧に変換する電圧変換回路であり、該電圧変換回路 6 は電源電圧印加端子 3 とゲート電圧印加端子 4 の間に挿入されている。

【0016】次に本実施例 1 の回路の動作について説明する。入力端子 1 に入力信号が入力されると、高効率増幅器 10 によりこれを所定の増幅度で増幅し、その増幅された信号が出力端子 2 より出力される。このとき、電源電圧印加端子 3 とゲート電圧印加端子 4 には、それぞれ所要の電圧が印加されている。

【0017】APC 回路 5 は高効率増幅器 10 の出力レベルをモニタするため出力端子 2 に接続されており、所望の出力レベルが得られるように電源電圧印加端子 3 への印加電圧を制御している。また、電圧変換回路 6 は制御された高効率増幅器 10 の電源電圧をモニタするため電源電圧印加端子 3 に接続されており、制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧になるよう電圧を変換している。

【0018】表 2 に通常時と出力制御時（携帯電話と中継局の距離が近い場合）の出力レベル (dBm)、電源電圧 (V)、ゲート電圧 (V)、効率 (%) をそれぞれ示し、比較のため、出力制御時の値の横にゲート電圧一定の従来例の値をカッコで示した。

【0019】

【表 2】

	通常時 → 出力制御時	
P0 (dBm)	31 →	16 (16)
電源電圧 (V)	5.8 →	3.5 (2.3)
ゲート電圧 (V)	-3.0 →	-4.0 (-3.0)
効 率 (%)	60 →	32 (16)

() は従来例での値

【0020】このように本実施例 1 では、上記自動出力電力制御回路によって制御された電源電圧を、該制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧に変換する電圧変換回路を備えたので、出

力制御時において、表 2 に示すように、従来例のゲート電圧一定の場合では、効率は 16 % であるのに対し、本実施例の構成によりゲート電圧を変化させた場合では、効率は 32 % となり、出力制限時の効率を大幅に改善す

ることができる。

【0021】実施例2. 図2は本発明の実施例2を示し、図において、図1と同一符号は同一または相当する部分を示す。7、8は異なった動作をする電圧変換回路で、例えば7は高効率増幅器10にB級動作をさせるためのもの、8は高効率増幅器10にAB級動作をさせるためのものを用いてもよい。9は電圧変換回路7と電圧変換回路8とを切り換えるスイッチング回路を示している。

【0022】次に本実施例2の回路の動作について説明する。本実施例2においては、図2に示すように、電圧変換回路7、8は制御された高効率増幅器10の電源電圧をモニタするため、それぞれ電源電圧印加端子3に接続されている。ここで、例えば電圧変換回路7は、高効率増幅器10にB級動作をさせるためのゲート電圧値に、電圧変換回路8は高効率増幅器10にAB級動作をさせるためのゲート電圧値に、電圧を変換するものとし、その各出力はスイッチング回路9に入力され所望の電圧変換回路を選択されて、ゲート電圧印加端子4に入力されるように接続されている。

【0023】このように本実施例2では、上記電源電圧を、上記増幅器への相異なる2種のゲート電圧にそれぞれ変換する2個の電圧変換回路を備え、該2つの電圧変換回路を切り換えるスイッチ回路を備えたので、例えば、アナログ方式の場合の増幅に用いるB級動作と、デジタル方式の場合の増幅に用いるAB級動作とを使い分けることができ、またどちらのモードで使用した場合にも上記実施例1と同様の効果を得ることができる。

【0024】実施例3. 図3は本発明の第3の実施例を示す図で、図において、図1と同一の符号は同一または相当する部分を示す。図において、20は多段増幅器、4a、4bは多段増幅器20の各段のゲート電圧印加端子、3aは多段増幅器の初段の電源電圧印加端子、3bは多段増幅器の次段の電源電圧印加端子である。

【0025】本実施例では多段増幅器20の初段の電源電圧のみをAPC回路5で制御した場合について示したが、多段のうちの1つのみを制御する場合と、初段と次段の両方を制御する場合についても同様である。次に本実施例3の回路の動作について説明する。

【0026】実施例1の場合と同様に、APC回路5は出力端子2に接続されて出力信号をモニタし、APC回路5によって制御された印加電源電圧が多段増幅器20の初段の電源電圧印加端子3aのみに印加される。電圧変換回路6は制御された電源電圧をモニタするため、電源電圧印加端子3aに接続され、印加電源電圧の変化に応じて所望の印加ゲート電圧をゲート電圧印加端子4a、4bに印加する。これにより各ゲート電圧印加端子4a、4bにかかる電圧は、APC回路5により制御された印加電源電圧に応じて変化し、上記実施例1の場合と同様に増幅器の出力制御時の増幅効率を上げることが

できる。

【0027】このように、本実施例3では、多段増幅器の各段のゲート電圧は、APC回路により制御された電源電圧の変化に応じて、電圧変換回路により変換され多段増幅器20の各ゲート電圧印加端子4a、4bに印加されるようにしたので、多段増幅器を用いた場合にも実施例1と同様にゲート電圧を制御することができ、制御時の増幅器の効率を上げることができる。

【0028】

【発明の効果】以上のように本発明にかかる高周波増幅器回路によれば、入力信号を増幅し、その増幅した信号を出力信号として出力する増幅器と、該増幅器の出力信号のレベルを検出し、所望の出力レベルが得られるように上記増幅器に印加する電源電圧を制御する自動出力電力制御回路と、上記制御された電源電圧を、該制御された電源電圧に応じて、上記増幅器のゲートに印加すべきゲート電圧に変換する電圧変換回路とを備えてなるから、電源電圧制御時にゲート電圧も制御することができ、出力制御時にも効率の良い高周波増幅器回路を得ることができる。

【0029】また、本発明によれば、上記高周波増幅器回路において、上記電圧変換回路として、上記電源電圧を、上記増幅器への相異なる2種のゲート電圧にそれぞれ変換する2個の電圧変換回路を備え、該2つの電圧変換回路を切り換えるスイッチ回路を備えてなるから、電源電圧制御時にゲート電圧も制御でき、かつ増幅器の動作を選択することができ、出力制御時にも効率の良い使用用途の広い高周波増幅器回路を得ることができる。

【0030】また、本発明によれば、上記高周波増幅器回路において、上記増幅器は、前段と後段とを備えた多段式の増幅器であり、上記電圧変換回路は、上記増幅器の前段、後段の各々にその変換出力を上記増幅器のゲートに印加するものであるから、電源電圧制御時に上記増幅器各段のゲート電圧も制御することができ、出力制御時にも効率の良い高周波増幅器回路を得ることができる。

【図面の簡単な説明】

【図1】 この発明の第1の実施例による高周波増幅器回路を示すブロック図。

【図2】 この発明の第2の実施例による高周波増幅器回路を示すブロック図。

【図3】 この発明の第3の実施例による高周波増幅器回路を示すブロック図。

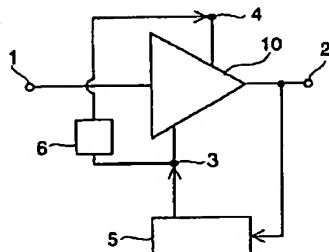
【図4】 従来の高周波増幅器回路を示すブロック図。

【符号の説明】

1 入力端子、2 出力端子、3 電源電圧印加端子、3a、3b 多段増幅器の各段の電源電圧印加端子、4 ゲート電圧印加端子、4a、4b 多段増幅器の各段のゲート電圧印加端子、5 自動出力電力制御回路（APC回路）、6～8 電圧変換回路、9 スwitching

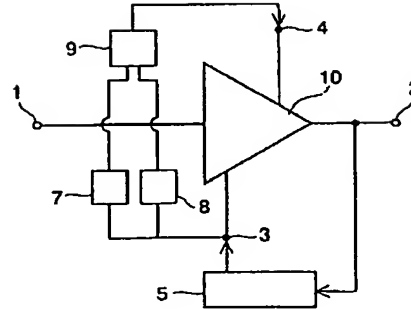
回路、10 高効率増幅器、20 多段増幅器。

【図 1】



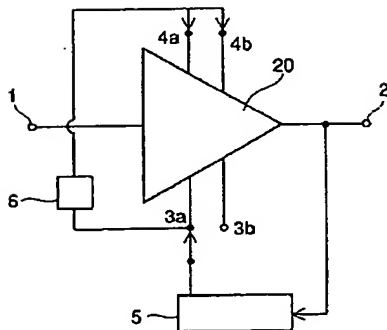
1: 入力端子
2: 出力端子
3: 電源電圧印加端子
4: ゲート電圧印加端子
5: 自動出力電力制御回路
6: 電圧変換回路

【図 2】



7,8: 電圧変換回路
9: スイッチング回路

【図 3】



4a,4b: 多段増幅器の各段のゲート電圧印加端子
3a,3b: 多段増幅器の各段の電源電圧印加端子

【図 4】

